

Programma del Corso di Calcolatori Elettronici I

Ingegneria Elettronica

a.a. 2002/2003

Prof. I. Finizio

Legenda: F1 = B. Fadini, C. Savy - Fondamenti di Informatica I – Liguori Ed.
F2 = B. Fadini, C. Savy - Fondamenti di Informatica II – Liguori Ed.
D = Dispense integrative

Esempio: F1.III.1.1 = *Fondamenti di Informatica I, parte III, cap. I, paragrafo 1.*

Le dispense integrative, insieme ad esercizi svolti, software, manuali ed altro materiale, possono essere scaricate dal sito:

<http://www.grid.unina.it/~finizio>

Algebra di Boole

- Elementi di algebra di Boole. Le funzioni di due variabili. Funzioni Booleane generalizzate. Insiemi funzionalmente completi. Porte elementari. Reti combinatorie.

F1.I.III.1-3,6

D.I.1-2

Automi a stati finiti e macchine sequenziali

- Automa a stati finiti: grafo e tabella. Moore e Mealy. Macchine sequenziali: introduzione. Flipflop: generalità. Contatori e registri a scorrimento: funzionalità.

F1.I.I.4

F1.III.III.5

F2.III.I.2

F2.III.I.4.1

Macchine elementari per l'architettura

- Tecniche locali di sincronizzazione. Porte di parola. Porte abilitanti. Bus. OR di bus. Multiplexer. Multiplexer binario. Demultiplexer. Registri a scorrimento. Trasferimenti tra registri. Trasferimenti paralleli e seriali. Clock.
- Macchine per il trattamento di codici. Generalità sui codici. Codifica diretta ed indiretta. Esempi di codici. Decodificatore, codificatore, transcodificatore. Multiplexer e demultiplexer indirizzabili. Comparatore. Parità e controlli.

F1.III.III.3,6,10

F2.III.I.1-3

D.I.1-13

Rappresentazione dei numeri

- Richiami di rappresentazione dei numeri. Complementi alla base. Overflow e underflow.

F1.III.IV.1-7

Il processore

- Componenti fondamentali. Sottosistemi ed architettura. Modello di CPU. La memoria centrale: interfacciamento con CPU, parallelismo (byte, word), indirizzi. Il sottosistema di I/O. Registri del processore. Tipi di dato. Parallelismo dei trasferimenti. Caratteri e voci. Funzioni e Tipologie dei registri.

- L'unità logico-aritmetica. Tipi di dato. Sezione di collegamento con la memoria. Interfacciamento Processore-Memoria. Protocolli base di accesso alla memoria centrale. Sezione di collegamento con l'input/output. L'unità di controllo: ciclo del processore.
 - Architettura del processore: modello a registri generali. Modello ad accumulatore. Lo stack del processore Modello a stack. Architetture ortogonali. Modello di programmazione del processore Motorola 68000.
- F2.III.I.4.4.2
F2.III.I.5-14
F2.III.II.8
D.II.1-3
D.III.1-3

Il sistema delle interruzioni

- La fase di Interrupt nel ciclo del processore. Le cause di interruzione. Modello fondamentale di sistema delle interruzioni. Le fasi di un'interruzione. Ripristino del programma. Identificazione di dispositivi: soluzioni.
- F2.III.I.15-16

Il linguaggio macchina

- Linguaggio macchina e linguaggio assembler. Ciclo di sviluppo in assembler. Formato delle istruzioni assembler. Esecuzione delle istruzioni in sequenza lineare. Esecuzione simulata di un programma assembler. Classi concettuali di istruzioni. Struttura delle istruzioni e natura degli operandi. Esempio di codifica di un'istruzione.
- F1.III.I.8-9
D.III.5
F2.III.II.1-3
- Funzionamento dell'assemblatore. Il Program Location Counter. Direttive di assemblaggio. Esempi di programmi in assembler.
- D.IV
- Modi di indirizzamento: Modi di indirizzamento di base (es. del 68000: immediato, diretto a registro, assoluto). Modi di indirizzamento avanzati (es. del 68000: indiretto, pre-decremento e post-incremento, indiretto con spiazzamento, indiretto con spiazzamento e indice, relativo, relativo con indice).
- F2.III.II.4-6
D.III.4
- Istruzioni di trasferimento. Istruzioni aritmetiche e logiche. Istruzioni di comparazione e test. Codici di condizione. Salti condizionati e incondizionati.
- F2.III.II.1.1-6
D.III.6-8,9.1-2
- Traduzione dei costrutti di programmazione strutturata in assembler: if-then, if-then-else, while, do-while.
- Vedi il manuale assembler sul sito.
- Le subroutines in assembler. Tecniche per la realizzazione. Le istruzioni JSR e RTS. Passaggio dei parametri mediante registri, mediante locazioni di memoria e mediante lo stack. Il Frame-pointer. Le istruzioni LINK e UNLK.
- F2.III.II.1.7
F2.III.III.10.1-2,4
F2.IV.VI.1-4
D.III.9.3-4,10.4

Il sistema di Input/Output

- Il colloquio tra CPU e periferia. Le fasi del colloquio. Problemi di sincronizzazione. La selezione della periferia. Architettura del sottosistema di I/O. Modelli di interfaccia. Sintassi e semantica dell'I/O in linguaggio macchina. Modelli fondamentali di I/O in linguaggio macchina. Protocollo di handshake. I/O sincronizzato da interruzioni.

F2.III.IV.1-11,14-15

Le memorie

- Le memorie. Modello logico di una unità di memoria. Architetture big endian e little endian. Struttura e funzioni delle memorie. Parametri di una memoria. Metodi di selezione. Gerarchie di memorie. Celle di memoria RAM. Architettura di un modulo di memoria RAM. Memorie a sola lettura. Architettura di un sistema di memoria RAM.

F2.III.V.1-7

D.II.8-9

Le memorie di massa

- Memorie a dischi: caratteristiche meccaniche. Unità a dischi magnetici: organizzazione dei dati.

F2.III.VI.6-7.